

2 第4世代光電融合技術

通信とコンピューティングを結ぶ 光電融合デバイスの実現に向けて

IOWN 構想の基盤である光電融合技術に取り組んでいる。通信速度が向上するにつれて光が導入される伝送距離はますます短くなっている。われわれの取り組む第4世代では伝送距離が数 m のコンピューティングへの導入を目指している。接続する相手は Ethernet スイッチ LSI から CPU などの計算用 LSI 間になり、小型化・低消費電力化・プロトコル対応の課題に取り組む。

NTT における光電融合技術のロードマップ

NTT デバイスイノベーションセンタでは、IOWN 構想を支える光電融合デバイス技術の開発を進めている。光電融合技術のロードマップが図 1 である。それに沿った開発を進めており、2023 年 8 月の組織整備に伴い、第一～三代目は NTT イノベティブデバイス株式会社に開発・製品化を進め、第四代は NTT 先端集積デバイス研究所での研究からデバイスイノベーションセンタでの開発へミッション移行され

た。光は数 100km の長距離から 2km 以下のデータセンター内まで、電気配線の不得手な部分を置き換えるよう導入されてきた。現在、電気を用いた伝送は、LSI からみた場合に LSI パッケージ内、LSI パッケージからボード上、ボードから伝送装置のフロントパネルまで使われている。今後、伝送速度の高速化に伴い、これらの部分の距離が長いところか



NTT デバイスイノベーションセンタ
光インターコネクティブデバイスプロジェクト
光送受信サブシステムグループ
(左) グループリーダー 佐藤 昇男 氏
光送受信ナノデバイスグループ
(右) グループリーダー 瀬川 徹 氏

ら光が導入されていくトレンドを予想している。

ネットワークからコンピューティングへ 注)光の用途は基本的に、「通信路」です。

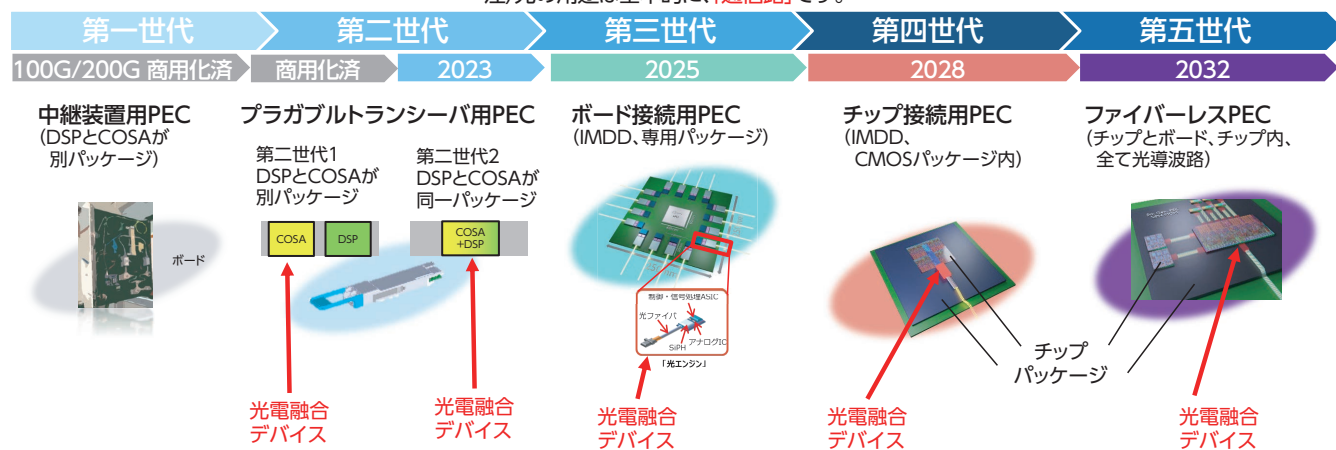


図 1 光電融合技術のロードマップ (PEC: Photonics-Electronics Convergence, DSP: Digital Signal Processor, COSA: Coherent Optical Sub-Assembly)

特に、第一～三世代までは通信用途が強く、長距離・インターネット・LAN 用の Optical Transport Network (OTN) 規格や Ethernet 規格に準拠している。一方で第四世代以降は距離が短く、接続先が CPU や GPU などの演算用 LSI となり、通信からコンピューティングへの用途にシフトしていく。CPU のインターフェース規格はメモリに加え、Peripheral Component Interconnect express (PCIe) が標準として普及している。このように第四世代では規格が異なるとともに、適用先も通信装置から計算用サーバに変わる。

コンピューティングに光を導入するメリット

コンピューティングに光を導入するメリットについてサーバ構成を例に説明する (図 2)。AI では多くの計算リソースが必要になり、複数のプロセッサコアや CPU を使う場合がある。従来のサーバ構成例 (a)

では、マザーボード上にある 2 個の CPU (CPU1-CPU2) 間の接続は容易だが、異なるマザーボード/サーバ筐体にある CPU (CPU2-CPU3) 間の接続はネットワーク接続とプロトコル変換が必要となる。すなわち、ネットワークカード上のプロトコル変換用の LSI で PCIe から Ethernet に変換し、Ethernet 対応のプラグابل光送受信器で接続し、隣のサーバ筐体の中で逆の変換をしている。このため、消費電力と遅延が大きいという問題がある。一方、光電融合デバイスを用いたサーバ構成イメージ (b) では、異なるマザーボード間の CPU (CPU2-CPU3) でもプロトコル変換をすることなく直接接続することができる。また、電気に比べて距離を長くとれるため、ストレージなどを複数備えたリソースプールを構成できる。これにより、従来例 (a) ではサーバ筐体単位 (図の黒線枠) での接続だったものが、提案構成例 (b) ではパッケージ (PKG) に入った

CPU 単位の細かい粒度で接続することができる。CPU の直接接続では消費電力や遅延を低減できるだけでなく、時間変動するワークロードに応じて必要な計算リソースだけを選択して接続できる。これにより、不要なリソースを待機させて無駄を省き、電力効率を向上させることができる。図ではサーバ 2 台の例を示したが複数台からなるファブリックへの拡張性も高い。

このようなサーバ構成の考え方は、コンポーザブルサーバ (構成が可能なサーバ) やディスアグリゲータッドコンピューティング (細かく分解されたコンピューティング) と呼ばれて、実現に向けた開発が各社にて進められ商用機も提案がされている。NTT でも IOWN 構想における「スーパーホワイトボックス」が該当し、この要素技術が第 4 世代光電融合デバイスである。

このような形態を実現するためには、光電融合デバイスが CPU を含む LSI パッケージ内 (数 cm 角) に

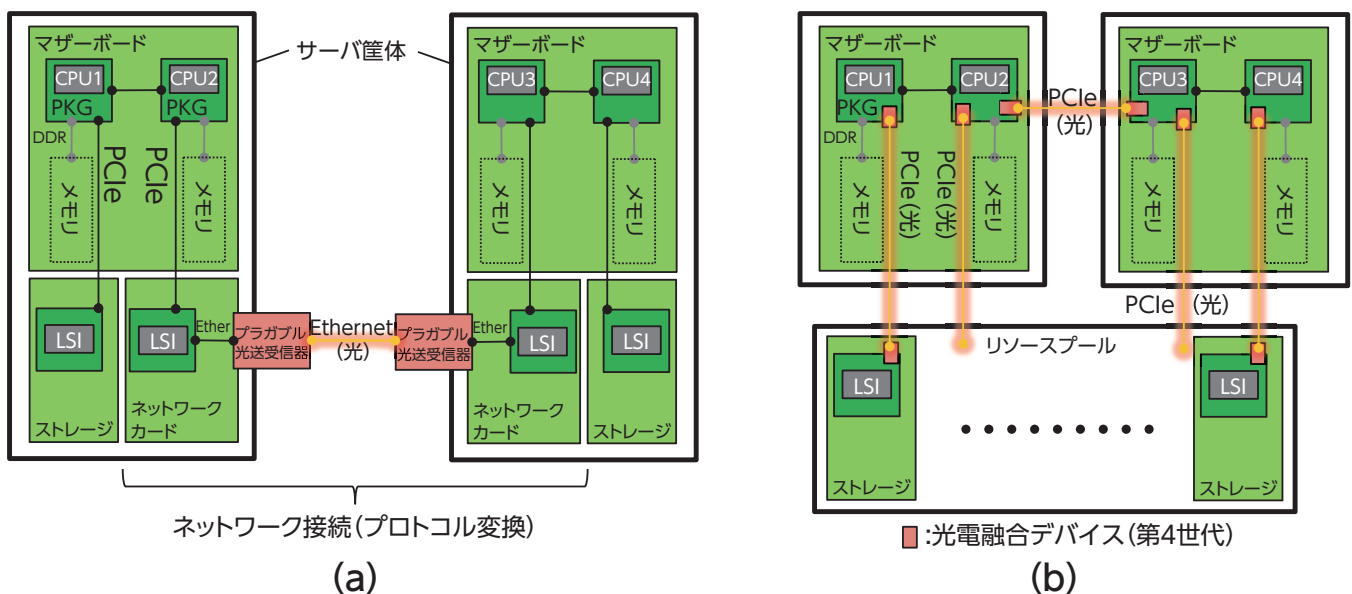


図 2 (a) 従来のサーバ構成例

(b) 光電融合デバイスを用いたサーバ構成例

入るほど、小型化される必要がある。それを可能にする一番のコア技術となる光デバイスについて次に説明する。

コアとなる光半導体技術の実用化に向けて

光デバイスをLSIパッケージ内に格納するためには、小型化とともに低消費電力化と低コスト化が重要である。低消費電力化のためには、小さな電力で高速に光デバイスを変調することが重要である。低コスト化に向けては、複数の送受信素子と光フィルタ回路などの機能素子を一体集積し実装コストを削減することが望ましい。この際、Si-LSIで用いられる微細加工技術を利用して高性能な光回路を作製するSiフォトリソグラフィ技術を利用することが重要となる。

図3に第4世代光電融合のコア技術として進めているメンブレン光デバイスと従来の化合物半導体光デバイスの断面構造図を示す。メンブレン光デバイスは図に示すように0.3ミクロン程度の薄い活性層が低屈折率なSiO₂膜の上に集積されている。このため活性層への光閉じ込めが強いのが特徴である。一方、従来構造では、活性層の上下を同程度の屈折率を持つInP層で挟んだ厚さ数ミ

クロン程度の構造となるため光閉じ込めは提案構造と比較すると1/3程度と小さくなる。

提案するメンブレン光デバイスは、活性層への光閉じ込めが強いことから、高い変調効率をもつ直接変調レーザや光変調器が作製可能となる。また、スポットサイズ変換器 (spot size converter: SSC) を集積可能であることから光ファイバレイ等との結合も容易になる (図3-b)。さらに、Si光回路に集積できるため、Si導波路で作製した光フィルタ回路と集積して波長多重技術を適用することも可能である。したがって、高密度に低電力な光デバイスを集積化することが求められるLSIパッケージ内の光インターコネクションのキーデバイスとして期待される。

今後について

今後は、LSIパッケージに入るほど小型で大容量、かつ低消費電力な光トランシーバ、いわゆる光チップレットの実現をめざす。例えば、PCIe6では、16レーン構成で64 Gbps/レーン、合計1.024Tbpsとなるため、この送受信機能を例えば約2mm幅におさめようとする

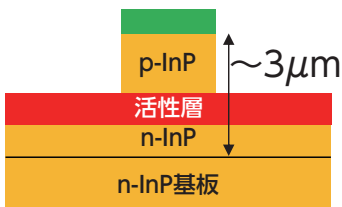
約1Tbps/2mm = 約0.5Tbps/mm以上の帯域密度をもつ光チップレットが必要となる。この帯域密度は、現在普及している光トランシーバと比較して100倍以上の値である。この光チップレットと計算用LSIとを同一パッケージ基板上に実装することで計算用LSIは光のインタフェースを備えることになり、LSI単位での計算リソースの効率的な利用ができる。

今後、光チップレットを実現するために必要な高密度かつ低電力なメンブレン光デバイスとそれを駆動する電子回路、それらを集積するためのパッケージ技術や光・電気実装技術の確立を進め、将来の情報処理基盤の発展に寄与する。

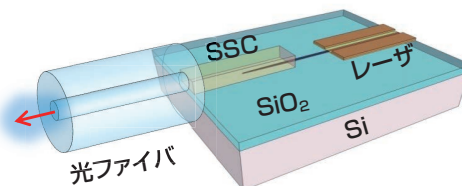
提案の構造



従来の構造



(a) 提案構造と従来構造の比較



(b) Si基板上のメンブレンレーザ

図3 メンブレン光デバイスの構造